

distinguishing between used and unused memory blocks during cache error handling

<http://swpat.ffii.org/pikta/mupli/ep359815/index.de.html>

Arbeitsgruppe

swpatag@ffii.org

deutsche Version 2003/11/18 von Hartmut PILCH*

2005-01-06

Jeder Speicherblock enthält ein Gültigkeits-Bit. Ist dieses bei einem fehlerhaften Speicherblock ausgeschaltet, so wird sofort eine ganze uebergeordnete Gruppe aus meist 4 Bloecken beschrieben. Ist es eingeschaltet, so wird nur eine geringer Zahl von Blöcken (meist 1 Block) neu geschrieben, da man dann davon ausgeht, dass die Vierergruppe richtig belegt ist und nur an der einen Stelle ein Fehler aufgetreten ist. D.h. dieses Patent beansprucht den gesamten möglichen Nutzen des Gültigkeits-Bits. Das EPA hat hunderte von Patenten auf Speicherverwaltungsarithmetik vergeben. Es fragt sich, wer außer IBM und Sun heute noch einen Speicher programmieren darf.

Inhaltsverzeichnis

EC-Klasse: G06F12/08B4T

IPC-Klasse: G06F12/12

Prioritätsdatum: US19880176596 19880401

*<http://www.ffii.org/~phm>

Anmeldungsnummer: WO1989US01314 19890330

angefordert: [-] EP0359815 (WO8909444), A4, B1

Anmelder: DIGITAL EQUIPMENT CORP (US)

Erfinder: STEELY SIMON CARL JR (US); RAMANUJAN RAJ KANNAN (US);
BANNON PETER JOSEPH (US); BEACH WALTER ALOYSIUS (US)

Veröffentlichungsdatum: 1989-10-05

Patentkennung: [-] WO8909444

Bezeichnung der Erfindung: CACHE WITH AT LEAST TWO FILL SIZES

Patentanmeldung (A): Ansprüche¹, Beschreibung² und Zusammenfassung³

Erteilte Endfassung (B1): Das EPA veröffentlicht die Patente als eine lose Sammlung von Grafikdateien. Um der Übersichtlichkeit willen fügen wir sie hier zu einer riesigen PDF-Datei⁴ zusammen und gewinnen daraus im Rahmen unserer Netzaktion Patenttexterkennung⁵ eine Textdatei⁶.

¹claims.html

²desc.html

³abstract.html

⁴ep0359815.pdf

⁵<http://localhost/swpat/girzu/epatext/index.de.html>

⁶ep0359815.txt